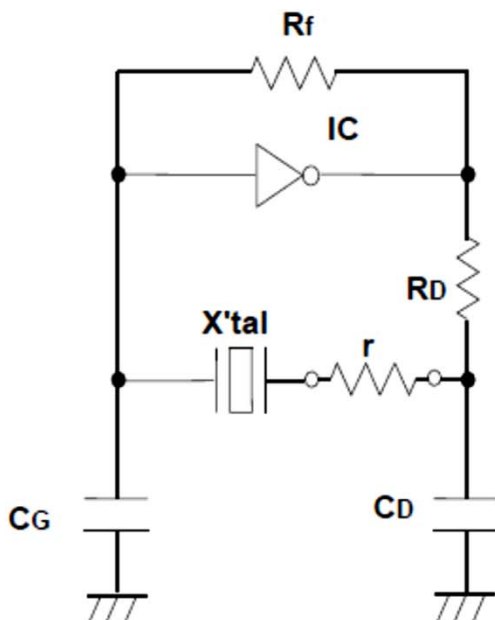


32.768KHz設計注意事項:

1. 晶振內部存在石英晶體，所以在受到外部撞擊或者跌落的時候容易造成石英晶體斷裂破損造成晶振失效。在設計的時候就要考慮晶振的可靠安裝以及位置儘量不要靠近板邊，設備外殼等等
2. 在手工焊接或者機器焊接的時候要注意焊接溫度，晶振對溫度比較敏感，焊接時溫度不能過高，並且加熱時間儘量短。
3. 設計的時候儘量縮短晶振部分的走線，晶振走線和其他信號線之間保留儘量遠的距離，並且推薦將晶振的外殼接地，這些措施都能更好避免干擾。
4. 謹慎選擇C1、C2的容值。儘量按照廠家提供的推薦值設計。在滿足起震要求的前提下，C1、C2的取值可以儘量小，能縮短晶振起震時間。
5. 注意晶振是否被過驅動，過驅動會影響晶振使用壽命。如果用示波器測試發現晶振的輸出被削波，波峰波谷被削平，那麼就要考慮晶振是否被過驅動。可以適當調整 r 限流電阻的阻值。直到輸出完整的正弦波。

如下圖:



Check of Negative Resistance

1. 將電阻(r)跟晶體單元按串聯方式連接到電路。
2. 調整(r)，使得 振盪發生（或停止）。
3. 當振盪剛啟動（或停止）時，如圖所述，測量(r)。
4. 建議的(r) , (r) > CI x (5至 10)倍

CI= Crystal Impedance (晶振內阻)

振盪頻率和負載容量(CL)

$$CL = (CD \cdot CG) / (CD + CG) + Cs$$

Cs=電路的浮動容量

Drive Level

The drive level is the power dissipated through a crystal in an operating circuit.

在工作電路中通過石英晶體所耗損驅動功率準位。

A drive level (measured in microwatts) which is too high or too low can cause undesirable effects.

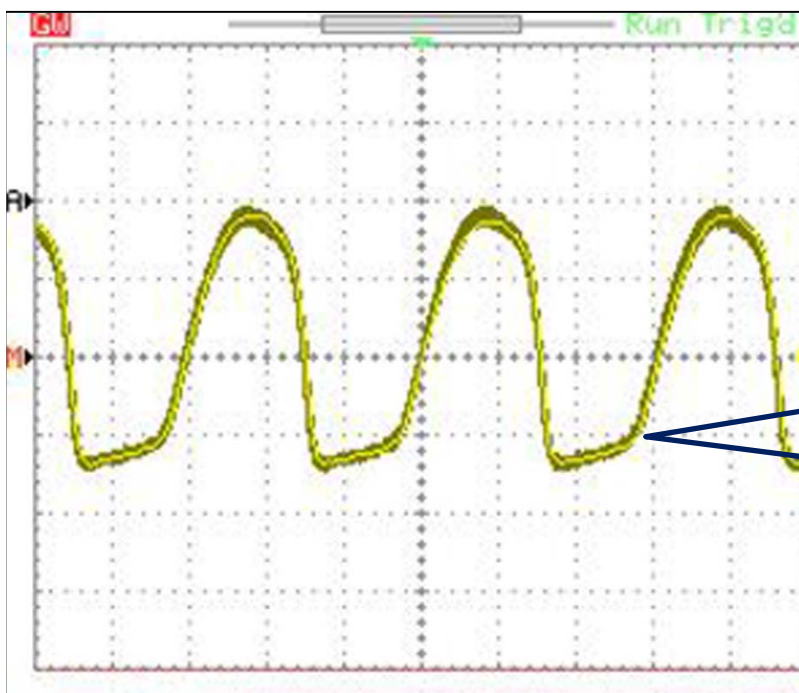
驅動準位（單位為微瓦）過高或過低會導致不良效果。

If the level is too high, it can cause the oscillator frequency to change, cause a fracture of the quartz element, or lead to a permanent shift in frequency output.

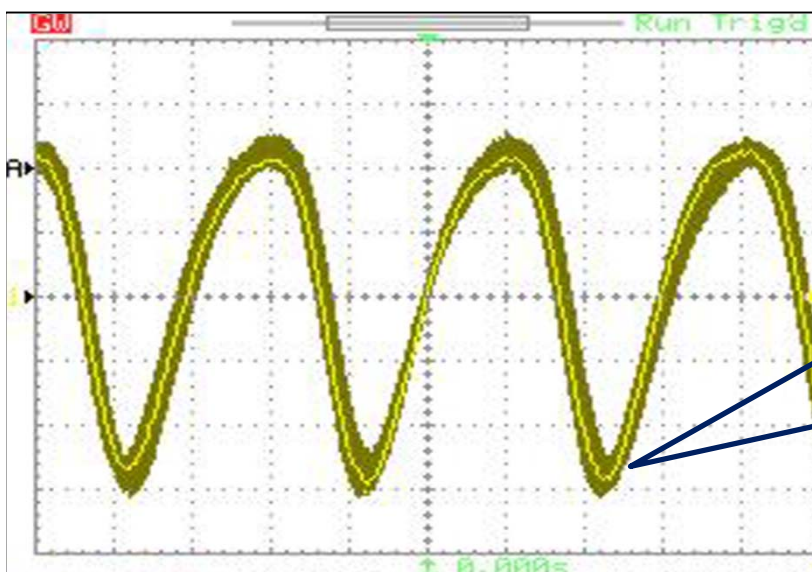
如果驅動準位太高時，它可以導致振盪器頻率改變，石英元件導致折裂或導致永久的輸出頻移。

Generally, keep the drive level at the minimum level required for high stability and adequate oscillator output.

一般情況下，保持驅動準位高穩定性所需的最低準位和足夠的振盪器的輸出。



此處波型就是IC回路過度驅動,所以下半周波型呈現切波。



將Crystal串接電阻(r), 此阻值是 $C1$ 的5~10倍,就能大幅改善IC回路過度驅動,此波型就是改善後的波型呈現標準的弦波。